第９章　トランジスタの直流特性

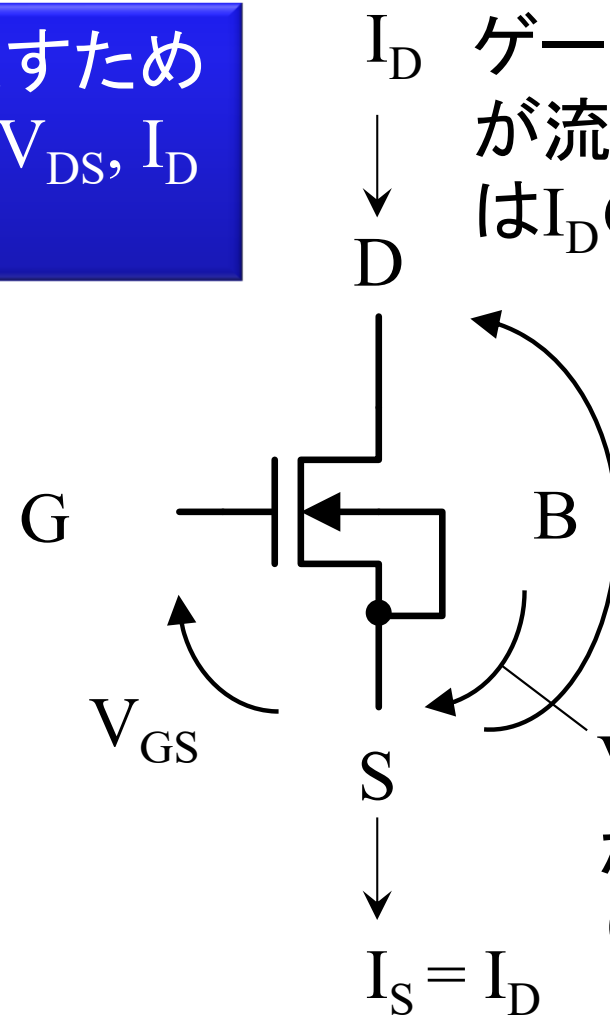
MOSFETのモデル式

電流-電圧特性のグラフ

9.1 I-V特性

特性を記述するための変数

電気的特性を表すための変数は、V_{GS}, V_{DS}, I_D の3個。

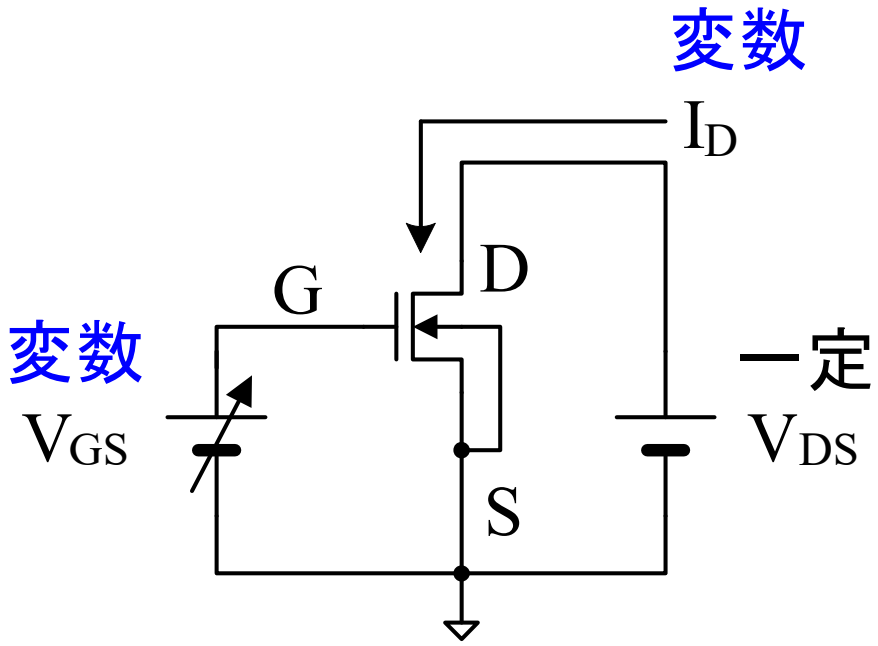


I_D ゲートとボディには殆ど電流が流れないため電流の変数はI_Dのみ。

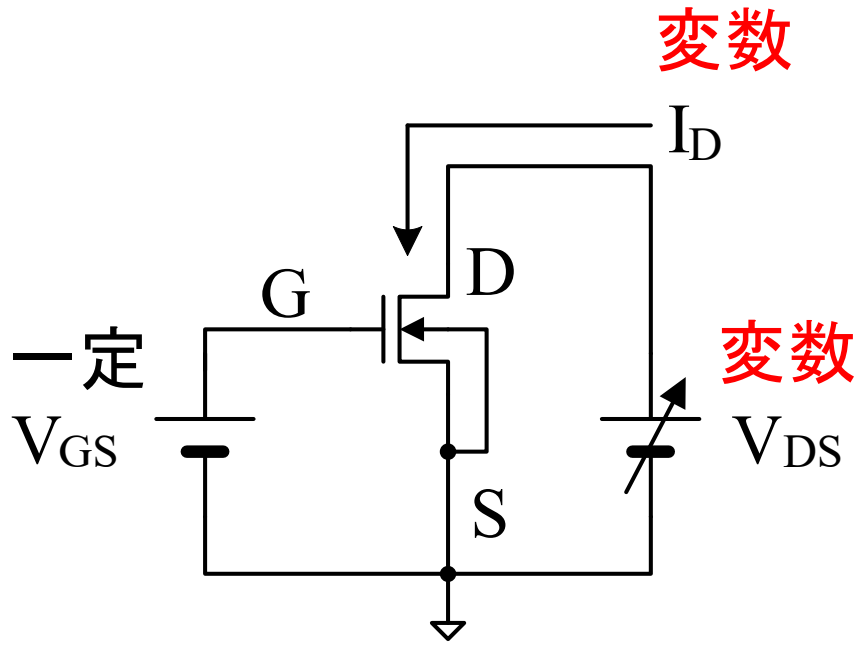
V_{SB} の特性への影響は僅かなので変数から省く（$V_{SB} = 0$ で近似）。

I-V特性(I-V characteristics)の測定

3変数の関係を表す I_D-V_{GS}特性とI_D-V_{DS}特性を求める。



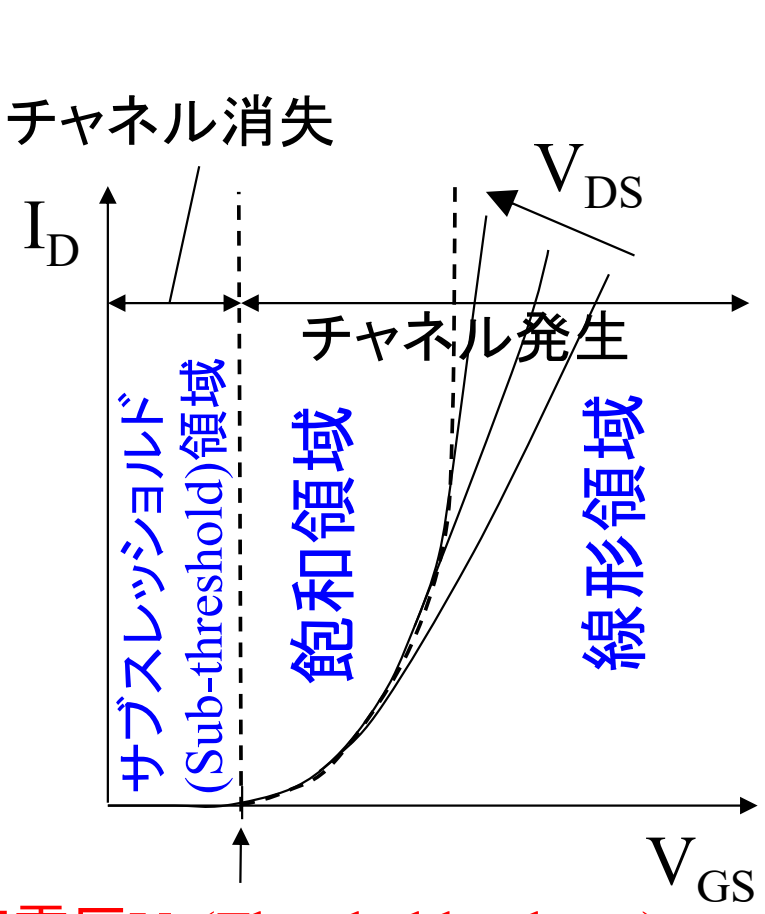
I_D-V_{GS}特性の測定



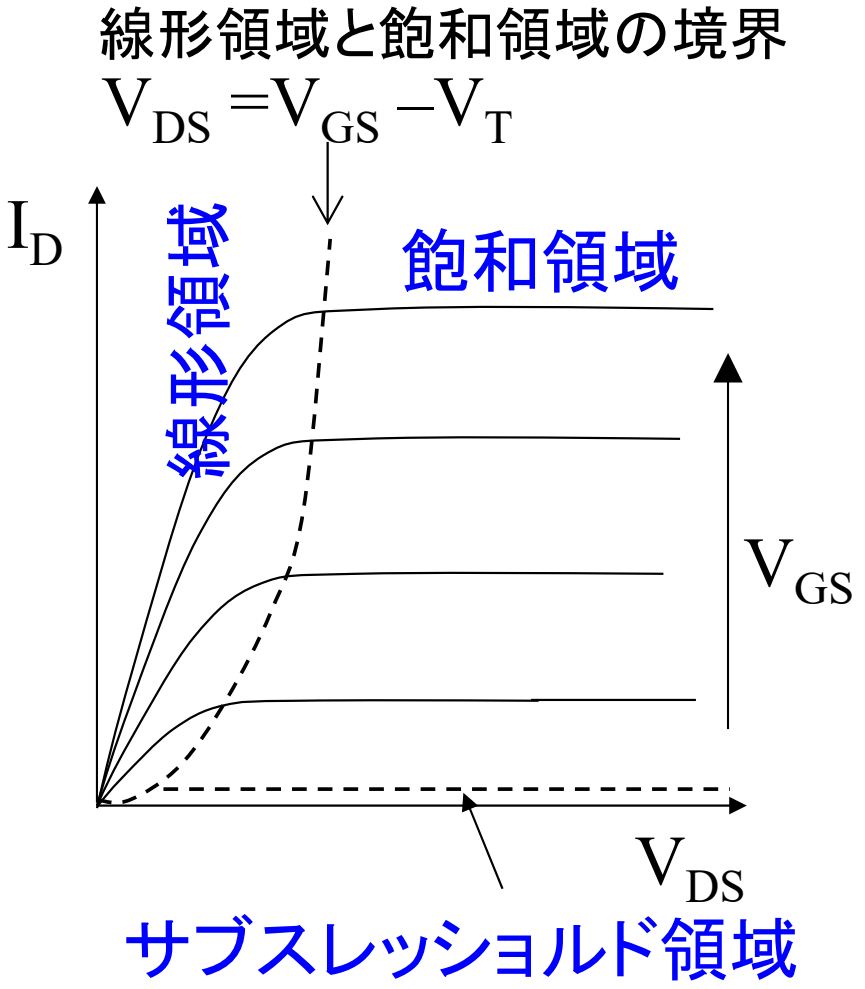
I_D-V_{DS}特性の測定

（注意）p-ch MOSFETでは、V_{GS}, V_{DS}, I_D は負の値となる。

I-V特性における領域分類



閾値電圧V_T(Threshold voltage)

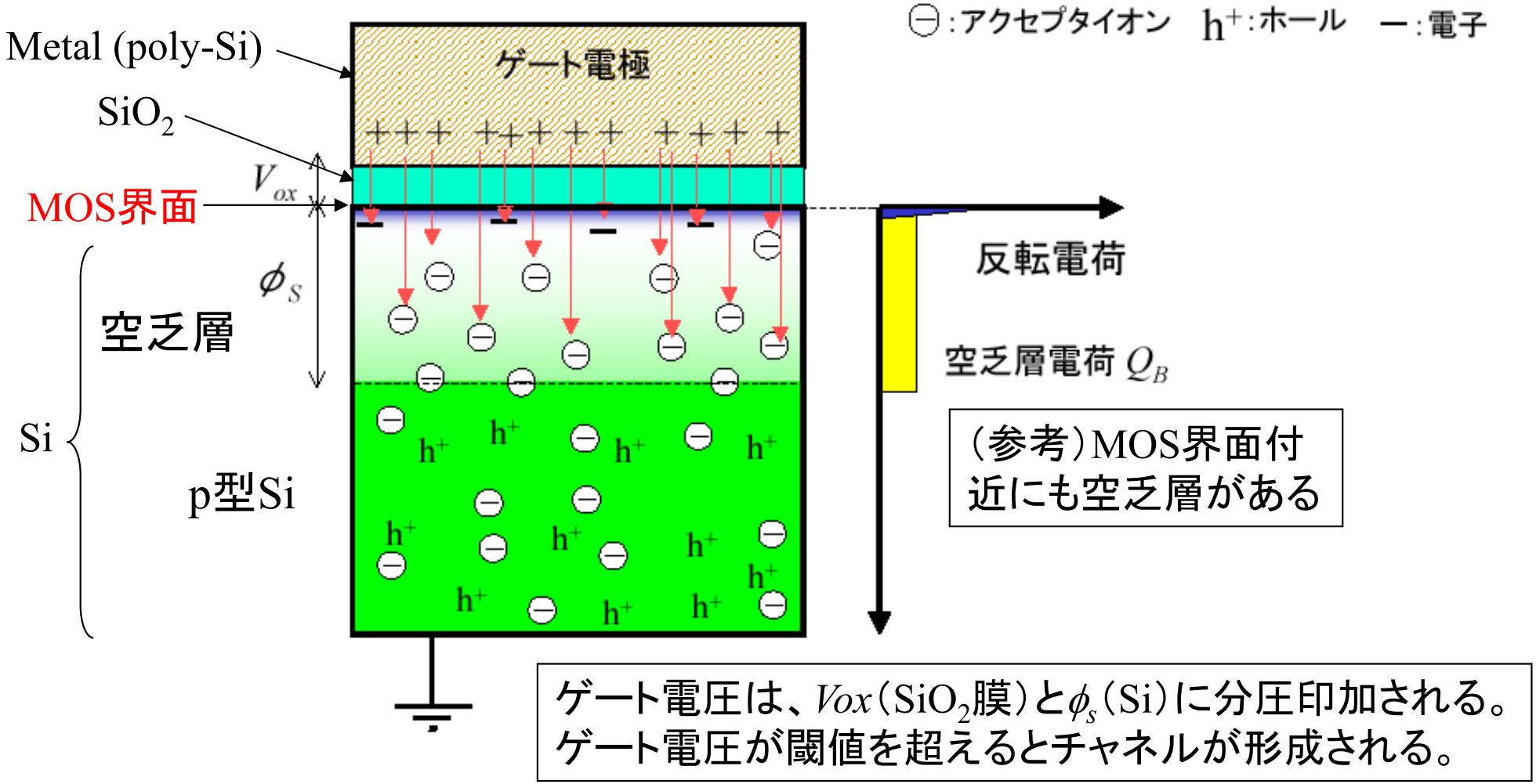


サブスレッショルド領域

V_{GS} ($=V_{GB}$) がV_Tを超えるとチャネルが発生し始める。

チャネル発生の仕組み

（アニメーション）



閾値電圧 (Threshold Voltage)

- $V_{GS} > V_T$（閾値電圧）のときチャネルが形成され電流I_Dが流れる
  - n-ch MOSFETの閾値電圧をV_{Tn}と表記する
  - p-ch MOSFETの閾値電圧をV_{Tp}と表記する

- チャネルが形成されると
  - p型半導体のMOS界面がn型半導体のように振舞う
  - n型半導体のMOS界面がp型半導体のように振舞う

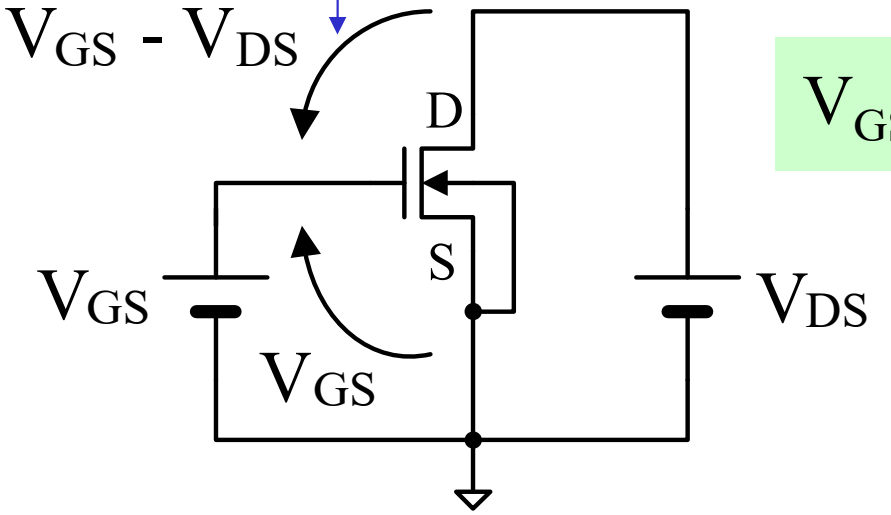
- $V_{GS} < V_T$ の領域は、サブスレッショルド(Sub-threshold)領域と呼ぶ
  - サブスレッショルド領域でも僅かにV_{GS}の指数関数に比例した電流I_Dが流れる
  - 本講義では、サブスレッショルド領域の電流は無視してゼロと近似する

- 閾値電圧は半導体の不純物量に関係している
  - 閾値電圧は、半導体メーカがコントロールしているので回路設計者は変更できない
  - 閾値電圧は、厳密にはV_{SB}に依存して僅かに変化するが、本講義ではV_Tは一定と見做す

線形領域と飽和領域

1. MOSFETに$V_{GS} > V_T$ を印加するとチャネルが発生
2. V_{DS}を印加するとチャネル電子が流れる
3. ただし、$V_{DS} = V_{GS} - V_T$ になると
   ・・・チャネルが一部分消失する（＝飽和領域に入る）

V_{DS}をかけるとドレイン-ゲート間の電圧が小さくなる



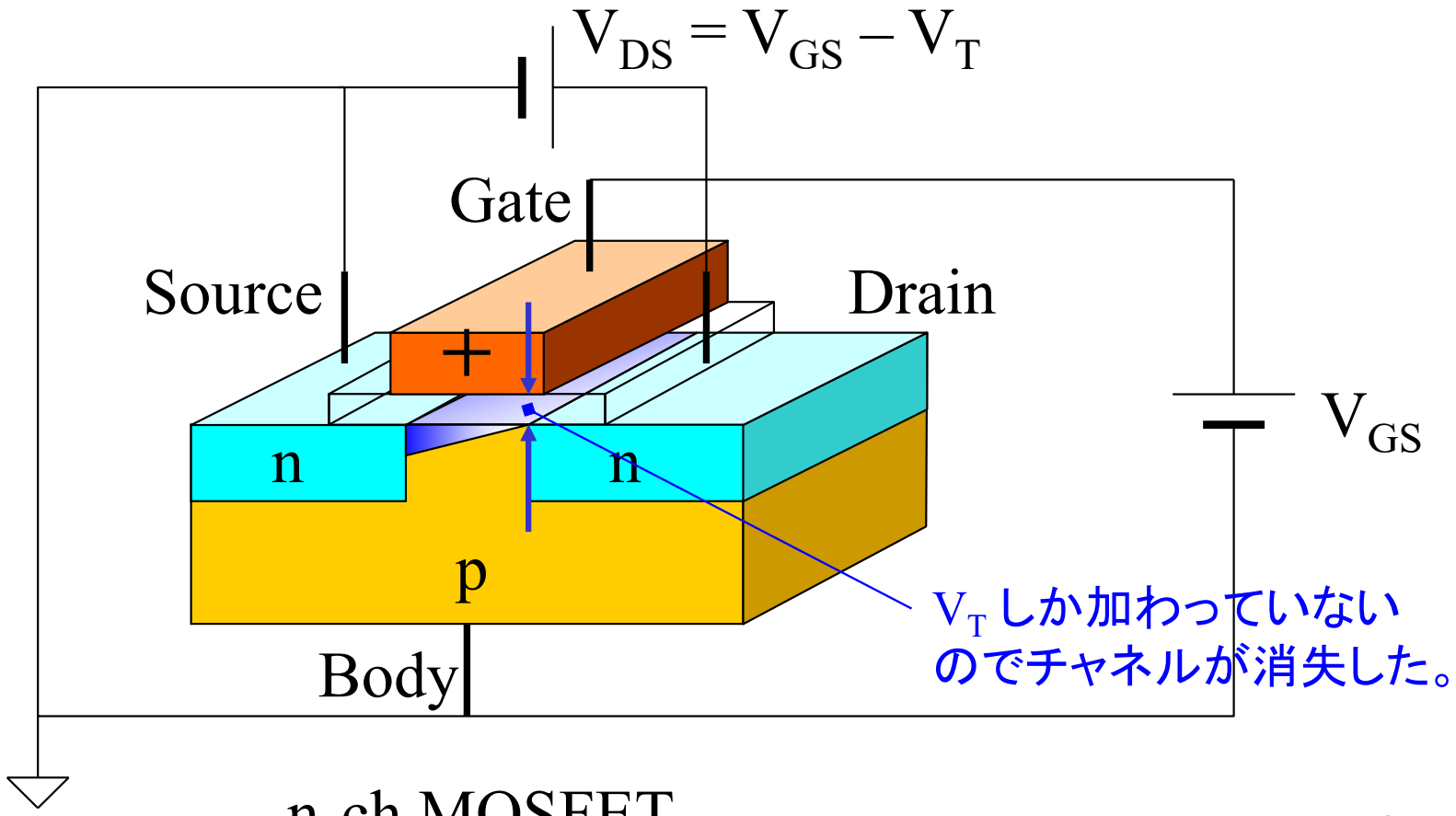
$V_{GS} > V_T$でも、$V_{GS} - V_{DS} < V_T$ ならば、

⇩

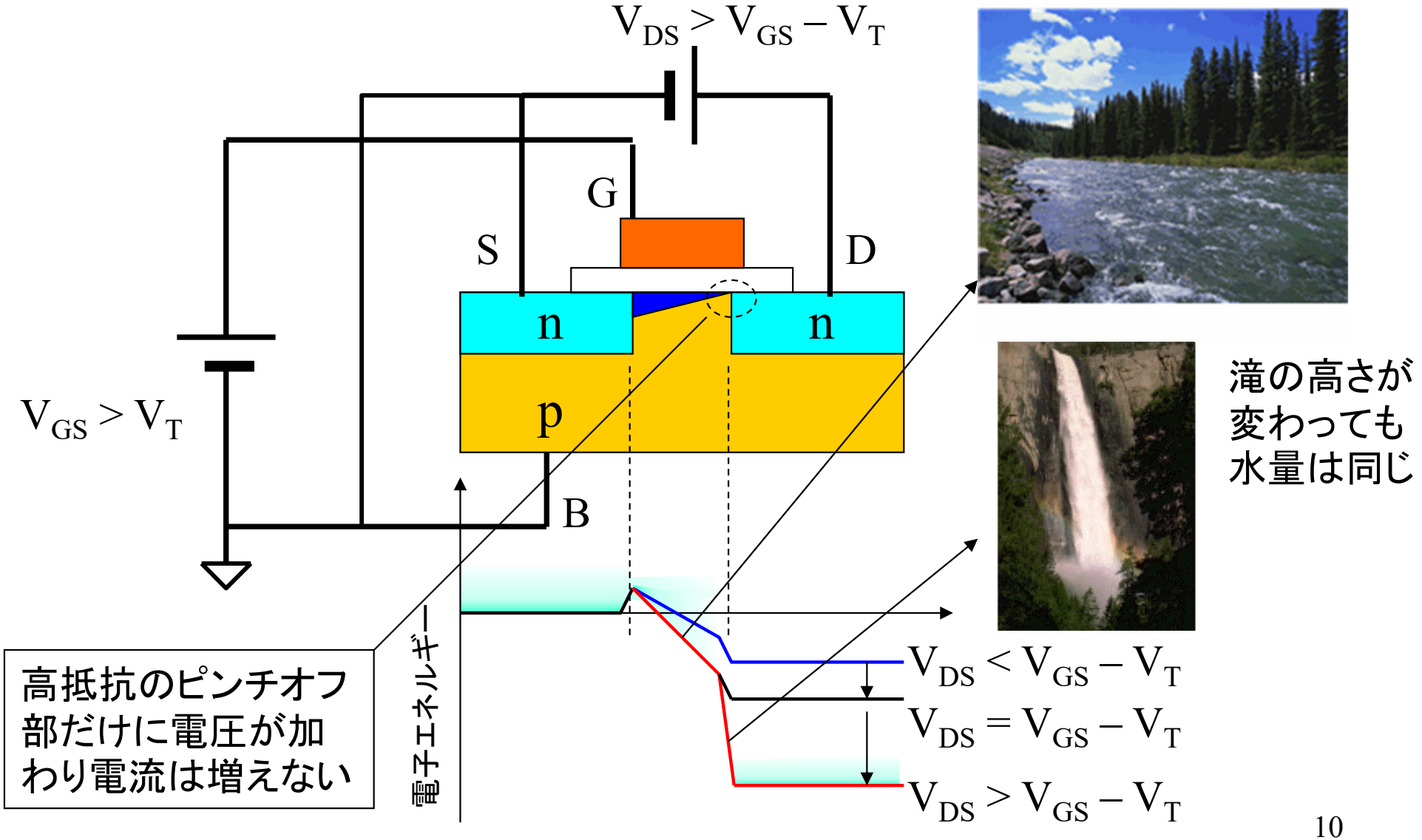
ドレイン側のチャネルが消失
（Pinch-off 現象と呼ばれる）

ピンチオフ現象（飽和領域）

- $V_{DS} = V_{GS} - V_T$ の条件でチャネルが一部消失
  - このときのV_{DS}をピンチオフ電圧と呼ぶ



ピンチオフによる電流の飽和



滝の高さが
変わっても
水量は同じ

高抵抗のピンチオフ
部だけに電圧が加
わり電流は増えない

課題９．１　MOSFETのDC解析

1. 次ページ以降の解説を参考に、n-ch MOSFETの I_D - V_{DS} 特性と I_D - V_{GS} 特性を回路シミュレーションにより求めよ
2. 同様に、p-ch MOSFETのI_D - V_{DS} 特性と I_D - V_{GS} 特性を回路シミュレーションにより求めよ（n-ch MOSFET用の回路図ファイルと別のファイルにすること）
3. 提出物
   - (1) 回路図、(2) シミュレーション結果のグラフ、(3) 拡張ネットリスト(Expanded List)を提出せよ
   - 以降の課題で、MOSFETを使用する場合は、MOSFETのパラメータを含む拡張ネットリストを提出すること（解説３参照）

デバイスモデルのダウンロード

1. 講義案内のページでモデルパラメータファイルとMOSFETシンボルをダウンロード
   - ✓ （注意）MOSFETのモデルは、一人ずつ異なる特性になっています。人のファイルをコピーせずに、上記サイトで自分のファイルをダウンロードしてください。電子回路シミュレーションの結果も、一人ずつ異なる結果になります。
2. 適当な場所に、電子回路シミュレーション用の作業フォルダを作成
   - ✓ フォルダ名に日本語を使わないことを推奨（例：cirsim）
3. 作業フォルダに、ダウンロードしたモデルパラメータファイル cmos***.lib（***は名列番号）とMOSFETシンボル N_1u.asy, P_1u.asy, N_50n.asy, P_50n.asy を保存<ユーザドキュメントフォルダ>¥LTspiceXVII¥の中に、N_1u.asy, P_1u.asy, N_50n.asy, P_50n.asy を保存
4. 課題で作成した回路図ファイルも作業フォルダに保存すること

課題９．１の解説１

モデルパラメータファイル
（自分のファイル名に変更すること）

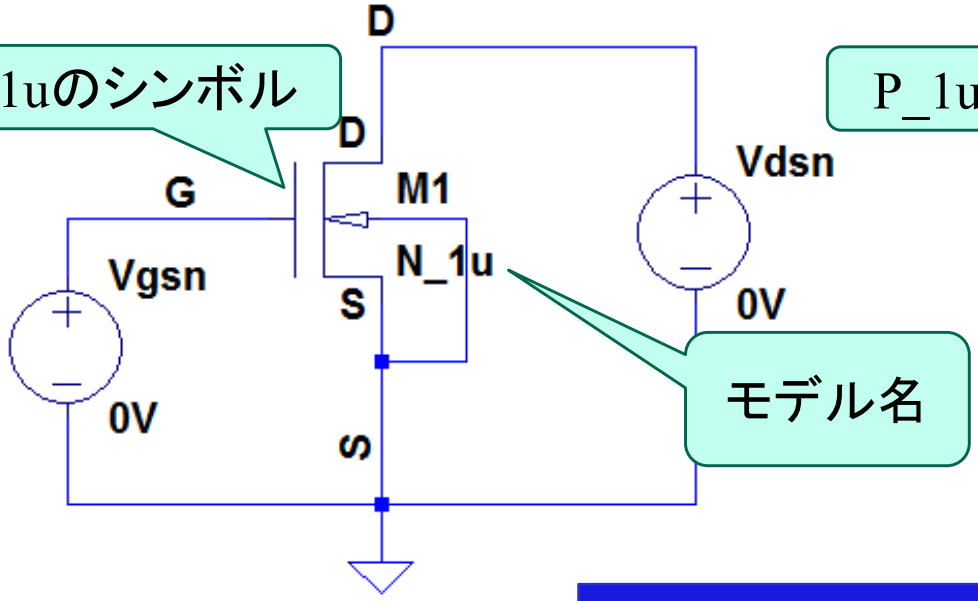
コメントアウト（2行目と3行目の選択）

電圧掃引のネスティング

```
.lib cmos.lib
.dc Vdsn 0V 5V 0.01V Vgsn 0V 5V 0.5V
;dc Vgsn 0V 5V 0.01V Vdsn 0V 5V 0.5V
```

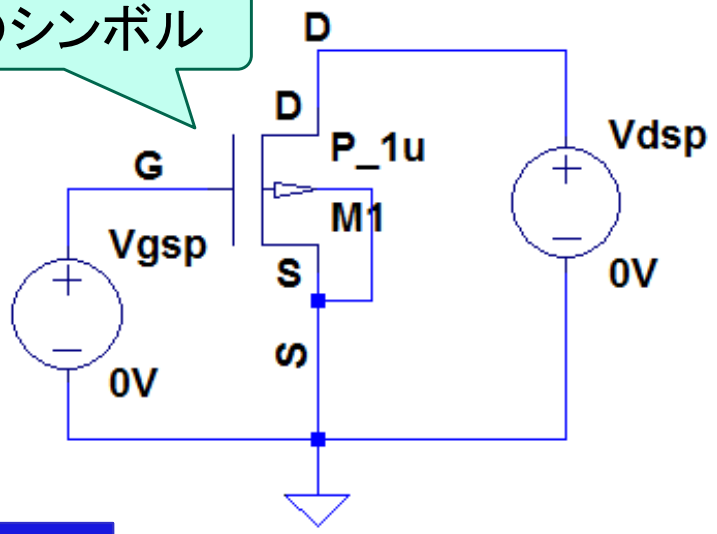
```
.lib cmos.lib
;dc Vdsp 0V -5V -0.01V Vgsp 0V -5V -0.5V
.dc Vgsp 0V -5V -0.01V Vdsp 0V -5V -0.5V
```

N_1uのシンボル



モデル名

P_1uのシンボル

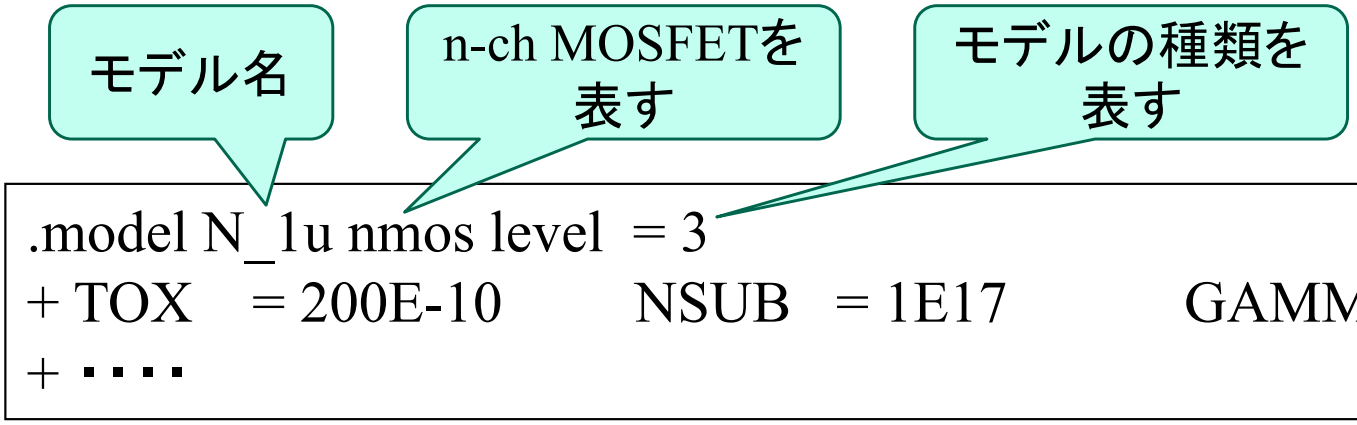


n-ch MOSFET ← 別ファイルにすること → p-ch MOSFET

（参考）シンボルの回転はCTRL+R、シンボルの反転はCTRL+E

課題９．１の解説２

モデルパラメータファイルを開いてみると



モデル名として、N_1u, N_50n, P_1u, P_50n の4種類が用意されている
（これらのパラメータは教育用として公開されている）

製造技術（最小加工寸法）	n-ch MOSFET	p-ch MOSFET	電源電圧
1um（レガシー）	N_1u	P_1u	5.0V
50nm（先端テクノロジ）	N_50n	P_50n	1.0V

ここでは最小加工寸法1umのモデル N_1u, P_1u を使用する

演習９．１の解説３

- 回路図の貼り付け方法
  - 回路図のウインドウを選択し、メニューよりTools > Copy bitmap to Clipboard
  - レポートを作成しているアプリケーション上で貼り付け
- グラフの貼り付け方法
  - シミュレーションを実行し、グラフを表示させる
  - グラフのウインドウを選択し、メニューよりTools > Copy bitmap to Clipboard
  - レポートを作成しているアプリケーション上で貼り付け
- 拡張ネットリストの出力の方法
  - 回路図のウインドウを選択し、メニューよりView > SPICE Netlist
  - Netlistが表示されたウインドウを右クリックし、Generate Expanded Listing を選び、適当なフォルダに保存する

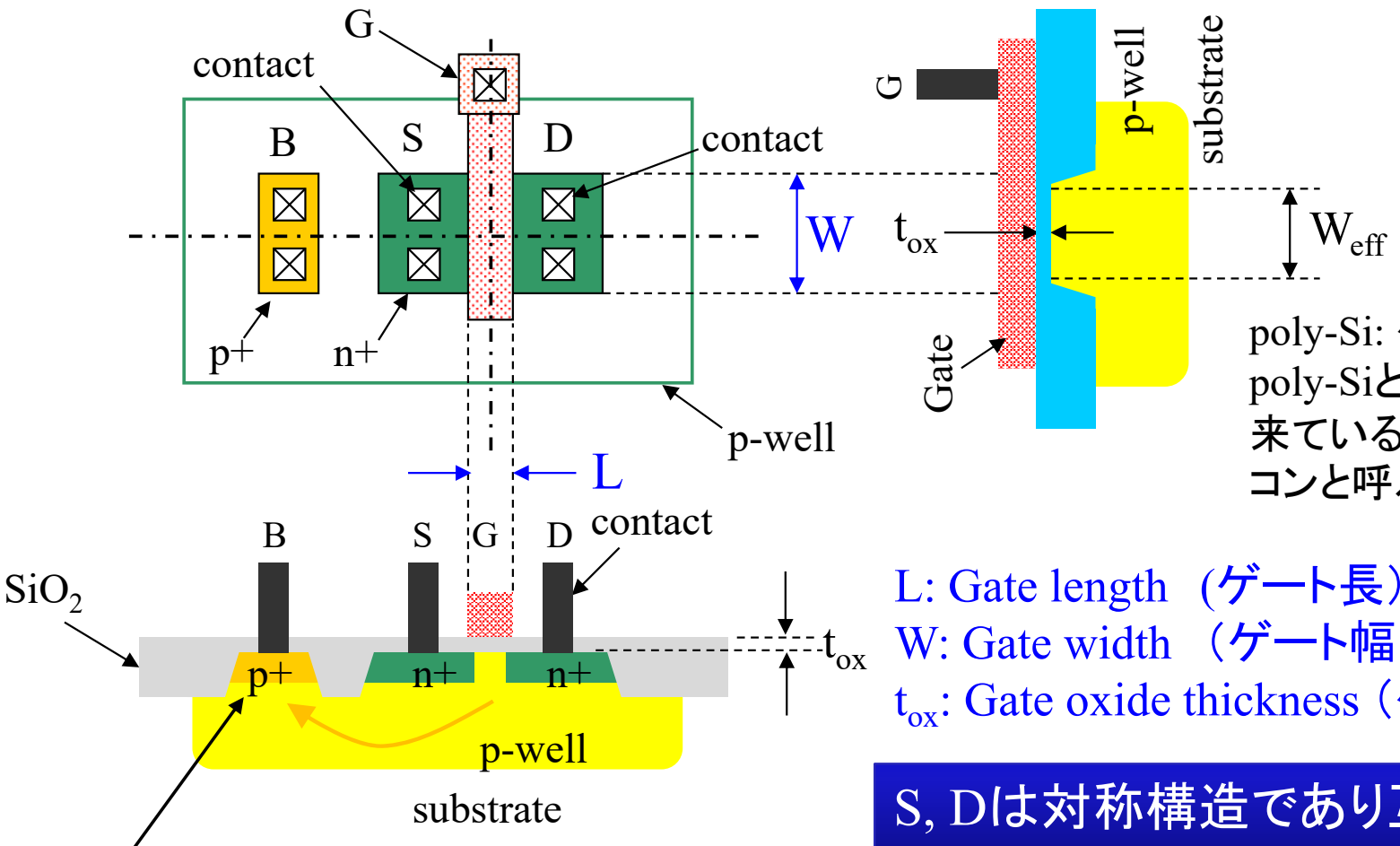
9.1節のまとめ

- MOSFETの特性を表す変数は、V_{GS}, V_{DS}, I_D
  - MOSFETのI-V特性は、I_D-V_{GS} と I_D-V_{DS} 特性のグラフで表せる
- MOSFETのI-V特性は、3つの領域に分割できる
  - サブスレッショルド領域（チャネルが発生していない状態）
  - 線形領域（チャネルが発生し、ピンチオフしていない状態）
  - 飽和領域（チャネルが発生し、ピンチオフした状態）
- 3領域の条件
  - $V_{GS} < V_T$ のときサブスレッショルド領域
  - $V_{GS} \geqq V_T$ かつ $V_{DS} < V_{GS} - V_T$ のとき線形領域
  - $V_{GS} \geqq V_T$ かつ $V_{DS} \geqq V_{GS} - V_T$ のとき飽和領域

電流-電圧特性を表すモデル式

9.2 MOSFETのデバイスモデル

実際のMOSFETの構造と寸法定義



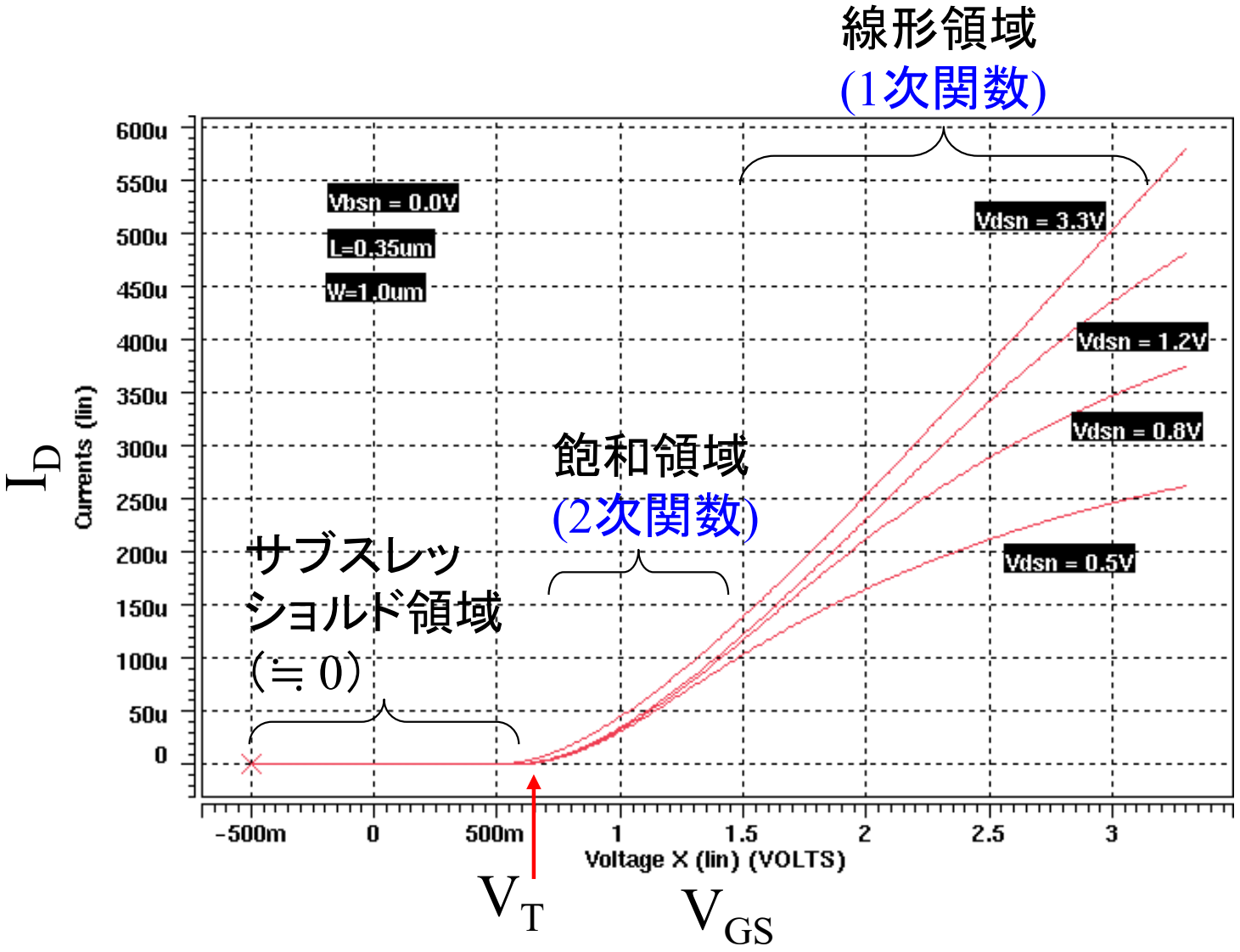
poly-Si: ゲート電極はpoly-Siという材料で出来ているので、ポリシリコンと呼ぶことがある

L: Gate length （ゲート長）
W: Gate width （ゲート幅）
t_{ox}: Gate oxide thickness（ゲート酸化膜厚）

S, Dは対称構造であり互換性がある

（注）p+, n+などの+記号は不純物濃度が高い領域を表す。p-active, n-activeと呼ばれることもある。

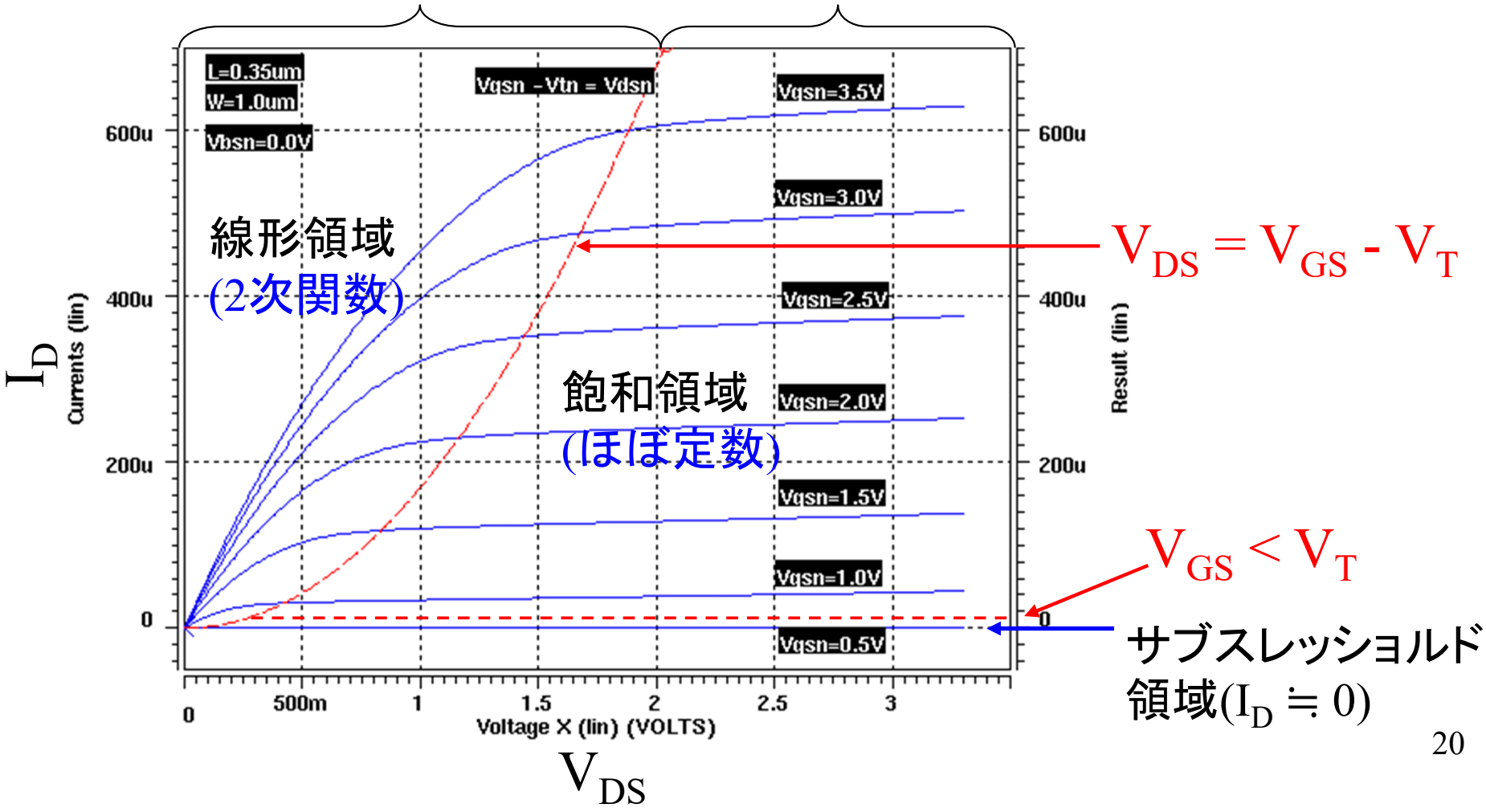
実際のMOSFETのI_D-V_{GS}特性



実際のMOSFETのI_D-V_{DS}特性

$V_{DS} < V_{GS} - V_T$　　$V_{DS} \geqq V_{GS} - V_T$

線形領域　　飽和領域



線形領域のモデル式

Gradual Channel Approximationによる理論式※

$$I_D = KP\frac{W}{L}\left\{(V_{GS} - V_T)\cdot V_{DS} - \frac{1}{2}V_{DS}^2\right\} \quad (1)$$

$$= \beta\left\{(V_{GS} - V_T)\cdot V_{DS} - \frac{1}{2}V_{DS}^2\right\}$$

←（記憶すること）

原点を通過するため0次の項はない。

V_{GS}に対して1次式　V_{DS}に対して2次式

KP (A/V^2): トランスコンダクタンスパラメータ（製造プロセスに依存）
V_T (V):　　閾値電圧（製造プロセスに依存）

※　式の導出は少し複雑なので半導体工学で学ぼう。

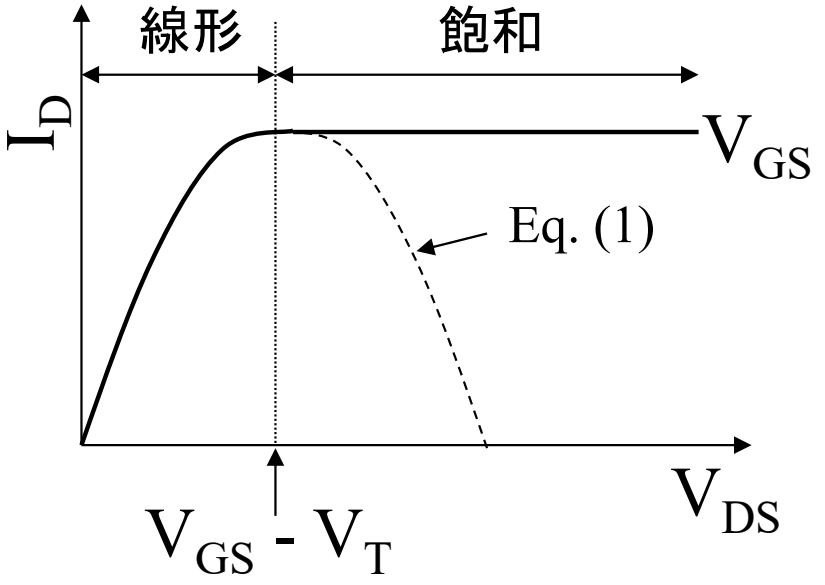
式(1)のグラフ上の意味

$$\frac{dI_D}{dV_{DS}} = \beta\{(V_{GS} - V_T) - V_{DS}\} = 0$$　放物線の頂点

$$V_{DS} = V_{GS} - V_T \quad (2)$$

（記憶すること）

線形領域と飽和領域の境界
＝ 放物線の頂点



飽和領域のモデル式

飽和領域のモデル式（Gradual Channel Approximation）

$V_{DS} = V_{GS} - V_T$ のとき、飽和状態（ピンチオフ）になるので、

$$I_D = KP\frac{W}{L}\left\{(V_{GS} - V_T)\cdot(V_{GS} - V_T) - \frac{1}{2}(V_{GS} - V_T)^2\right\}$$

$$= \frac{K_P}{2}\frac{W}{L}(V_{GS} - V_T)^2 = \frac{\beta}{2}(V_{GS} - V_T)^2 \quad (3)$$

（記憶すること）

- V_{GS}に対して2次
- V_{DS}に依存しない（ドレイン-ソース間は定電流源と等価）

飽和領域のモデル式の精密化

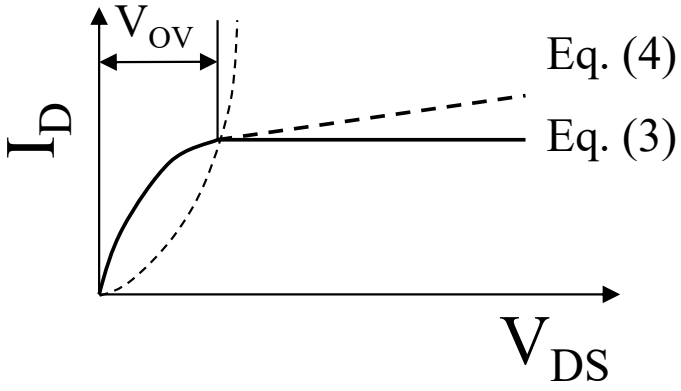
実際には、完全にはI_Dが飽和せず、V_{DS}に比例してI_Dが増加する。

$$I_D = \frac{KP}{2}\frac{W}{L}(V_{GS}-V_T)^2\{1+\lambda(V_{DS}-V_{OV})\}$$
$$= \frac{\beta}{2}(V_{GS}-V_T)^2\{1+\lambda(V_{DS}-V_{OV})\}$$

← （記憶すること）

(4)

式(3)の部分



λ (1/V): チャネル長変調係数（製造プロセスに依存）

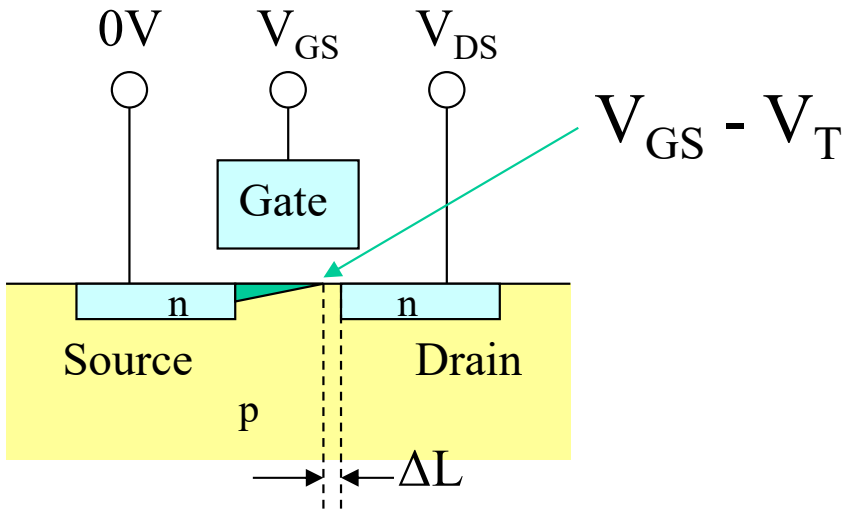
$V_{OV} = V_{GS} - V_T$ 線形領域と飽和領域の境界（オーバドライブ電圧）

飽和領域でI_Dが増加する原因

$V_{DS} > V_{GS} - V_T$（飽和）のとき

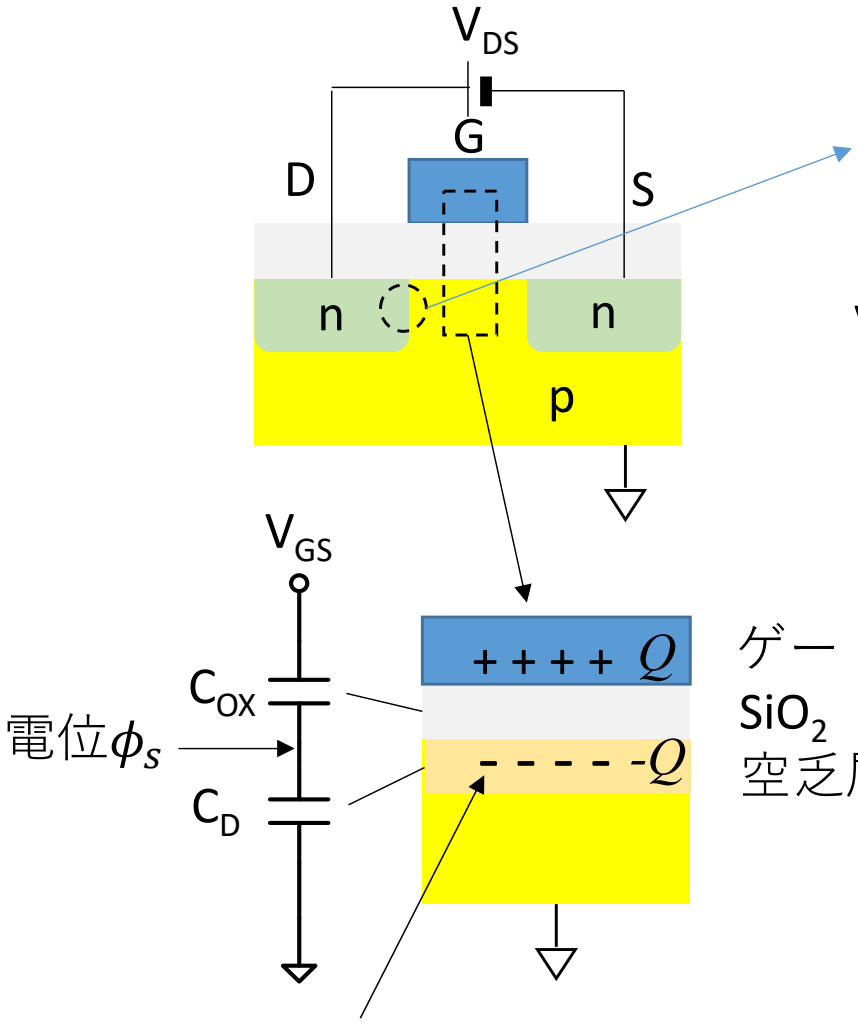
実際のチャネル長がV_{DS}によって短くなる（チャネル長変調）。
チャネル内の電界 $E = (V_{GS} - V_T)/(L - \Delta L)$ は強くなり、飽和後もI_Dは漸増。

実際のチャネル長 = L– ΔL



$V_{DS} > V_{GS} - V_T$ の場合の断面図

（参考）サブスレッショルド領域の特性



pn接合に逆方向バイアスV_{DS}が加わっている。

$$I_D = I_S(1 - e^{-\frac{q}{kT}V_{DS}})$$

V_{DS}が十分大きいとき（V_{DS} > 0.1V程度）のとき、

$$I_D \cong I_S$$ （pn接合の逆方向電流＝定数）

ただし、MOSFETの場合、I_sはV_{GS}の影響を受ける。

MOS界面の電位をϕ_sとすると、

$$Q = C_{OX}(V_{GS} - \phi_s) = C_D\phi_s$$

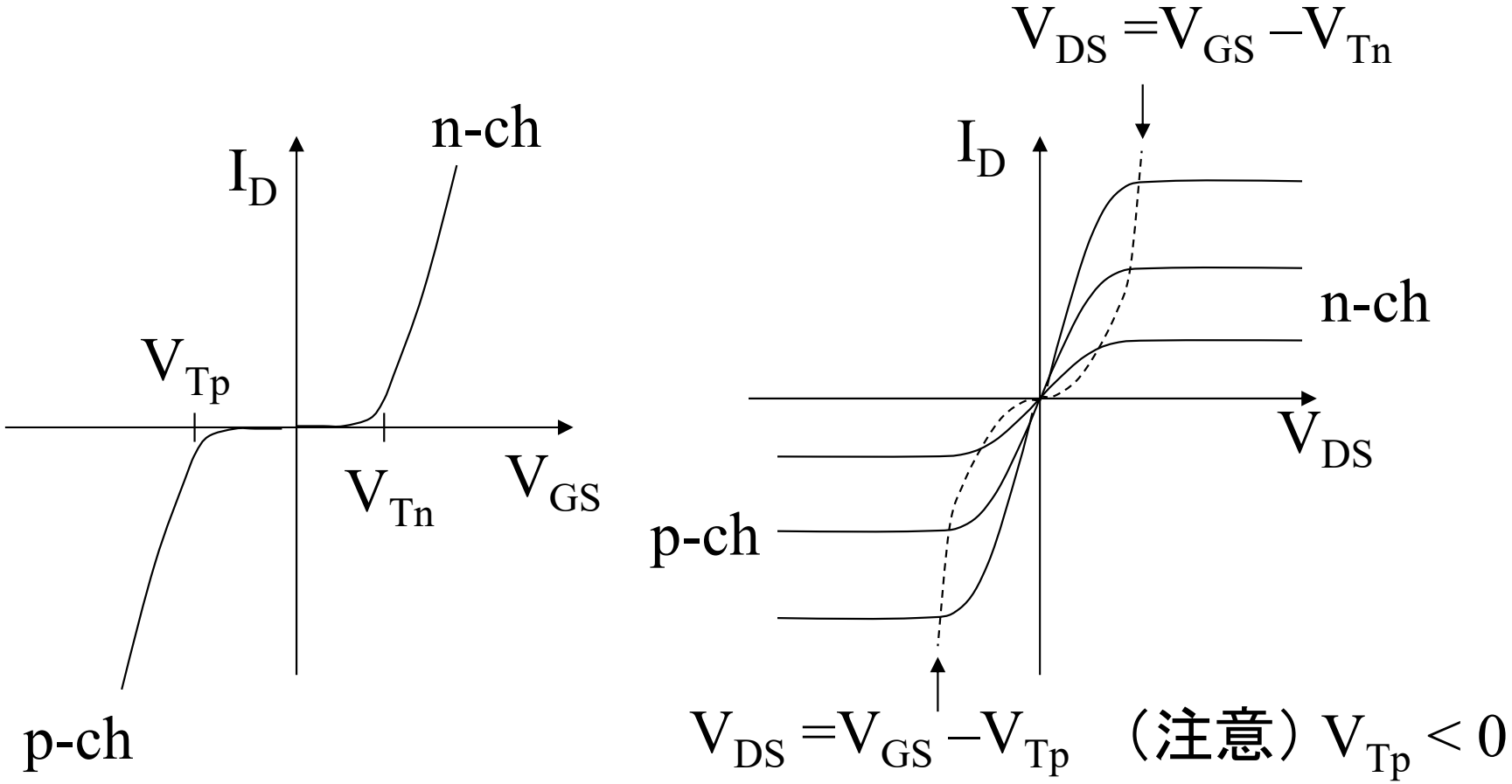
$$\phi_s = \frac{C_{OX}}{C_{OX} + C_D}V_{GS} = \frac{1}{1 + \frac{C_D}{C_{OX}}}V_{GS} \equiv \frac{1}{m}V_{GS}$$

ゲート電圧を加えるとpn接合に順方向電圧ϕ_sを加えたのと同様になるため、指数関数で表される。

$$I_s \propto e^{\frac{q}{kT}\phi_s} = e^{\frac{q}{mkT}V_{GS}}$$

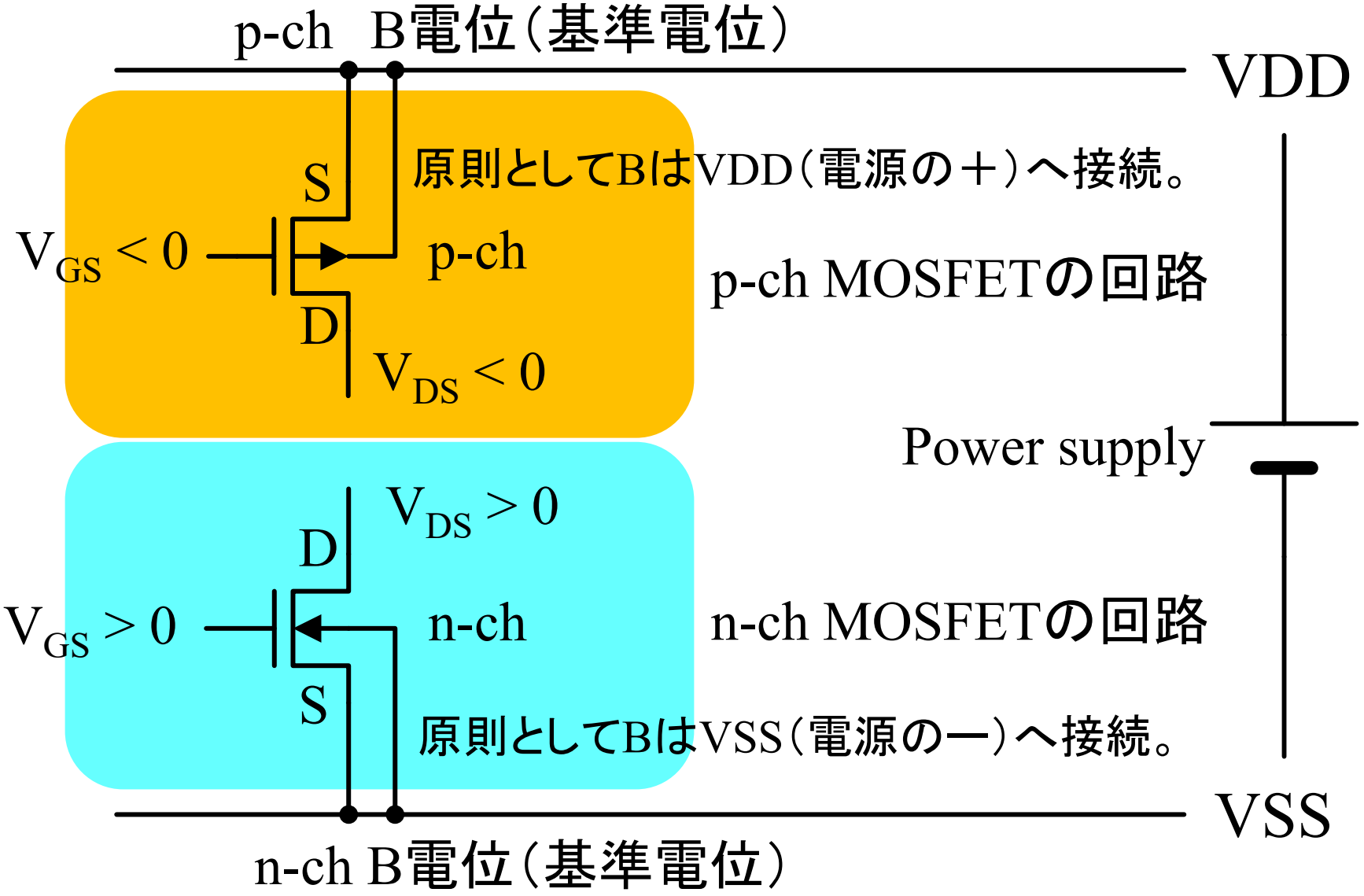
p-chとn-ch MOSFETの比較

n-chとp-chは電圧と電流の正負が逆。



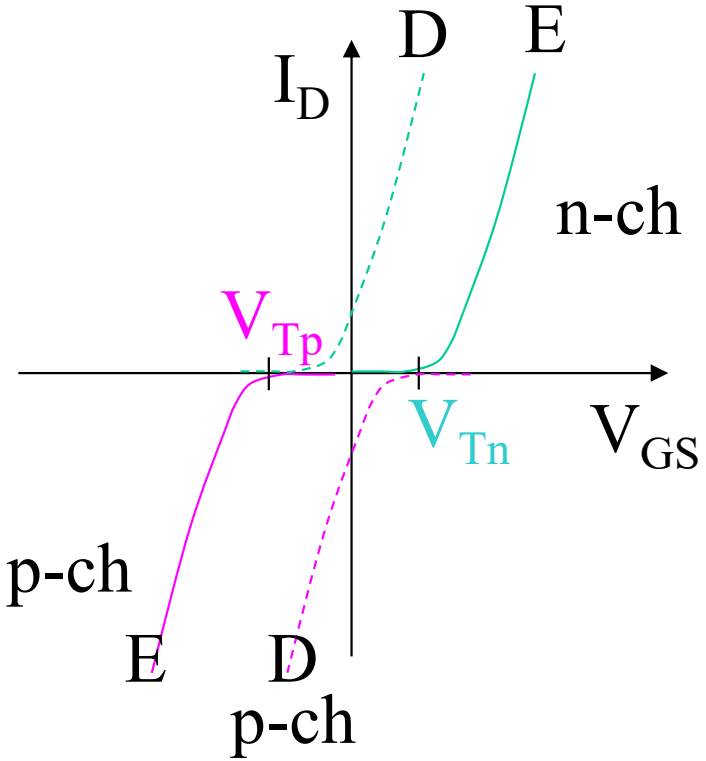
I_Dは、ドレインに流れ込む向きを正とする。

p-chとn-ch MOSFETのBody電位



（参考）MOSFETのタイプ

ディスクリート半導体として市販されているMOSFETには、チャネルの他にタイプの分類がある。アナログ回路、ディジタル回路の両方で使えるエンハンスメントタイプが主流である。本講義でも、エンハンスメントタイプを使用する。



Channel	Type (or Mode)	
	Enhancement	Depletion
n-ch	$V_{Tn} > 0$	$V_{Tn} < 0$
p-ch	$V_{Tp} < 0$	$V_{Tp} > 0$

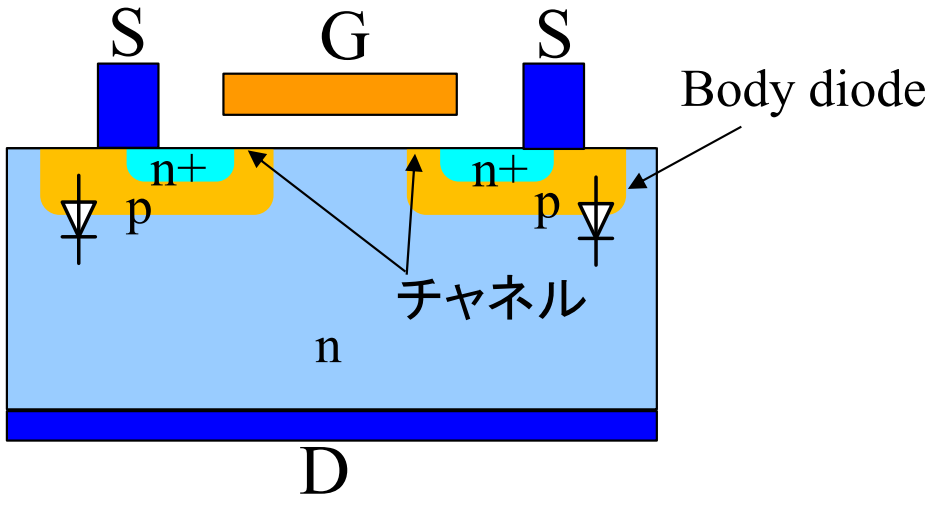
- Enhancement type = Normally OFF
- Depletion type = Normally ON

ともいう（V_{GS} = 0V におけるON/OFFを示す呼び方）。

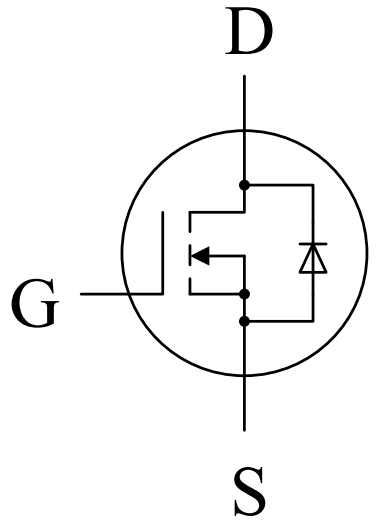
（参考）Power MOSFET

ディスクリート(Discrete)半導体※として、3端子のMOSFETも市販されている。3端子のMOSFETはデバイス内部で、B-S間がショートしている。また、大電力を扱えるPower MOSFETでは、構造上ボディダイオード(Body diode)が内蔵されるため、ソースとドレインは非対称（非互換）である。

※ ディスクリート：集積化せず単体でパッケージした半導体デバイス。



Power MOSFETの一種Double-Diffused MOSFET (DMOS)の構造



Power MOFETのシンボル

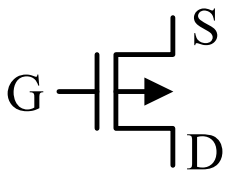
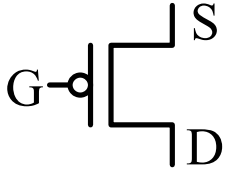
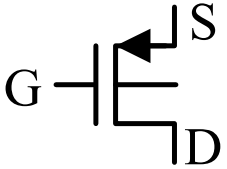
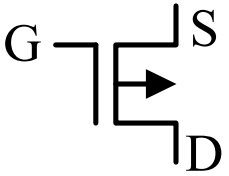
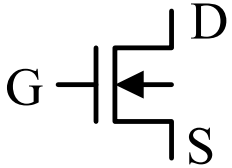
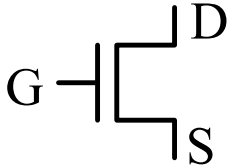
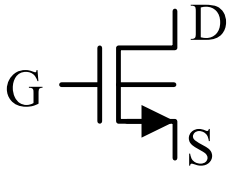
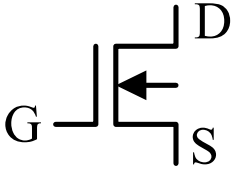
（参考）MOSFETの駆動電圧

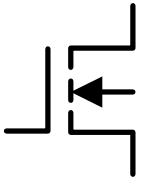
- 市販のディスクリートMOSFET（単体MOSFET）は、ゲート駆動電圧(Drive voltage)の値により分類されることがある。
  - ゲート駆動電圧は、MOSFETの閾値電圧ではなく、ドレイン-ソース間を瞬時にONに切り替えるために必要な電圧V_{GS}が目安として示されている。通常は、閾値電圧の2倍程度の値となっている。
  - MCU等の論理LSIの出力電圧（5V, 3.3V, 1.8Vなど）で駆動できるタイプと、より大電力を扱える標準レベル以上の電圧で駆動するタイプがある。
  - 大電力の出力を必要としないアナログ回路やディジタル回路に使用する場合は、ロジックレベルか低電圧レベルを選定するとよい。

ゲート駆動電圧の分類	駆動電圧
標準レベル電圧駆動	10V
ロジックレベル電圧駆動	4V
低電圧駆動	2.7V, 1.5Vなど

（参考）いろいろなMOSFETシンボル

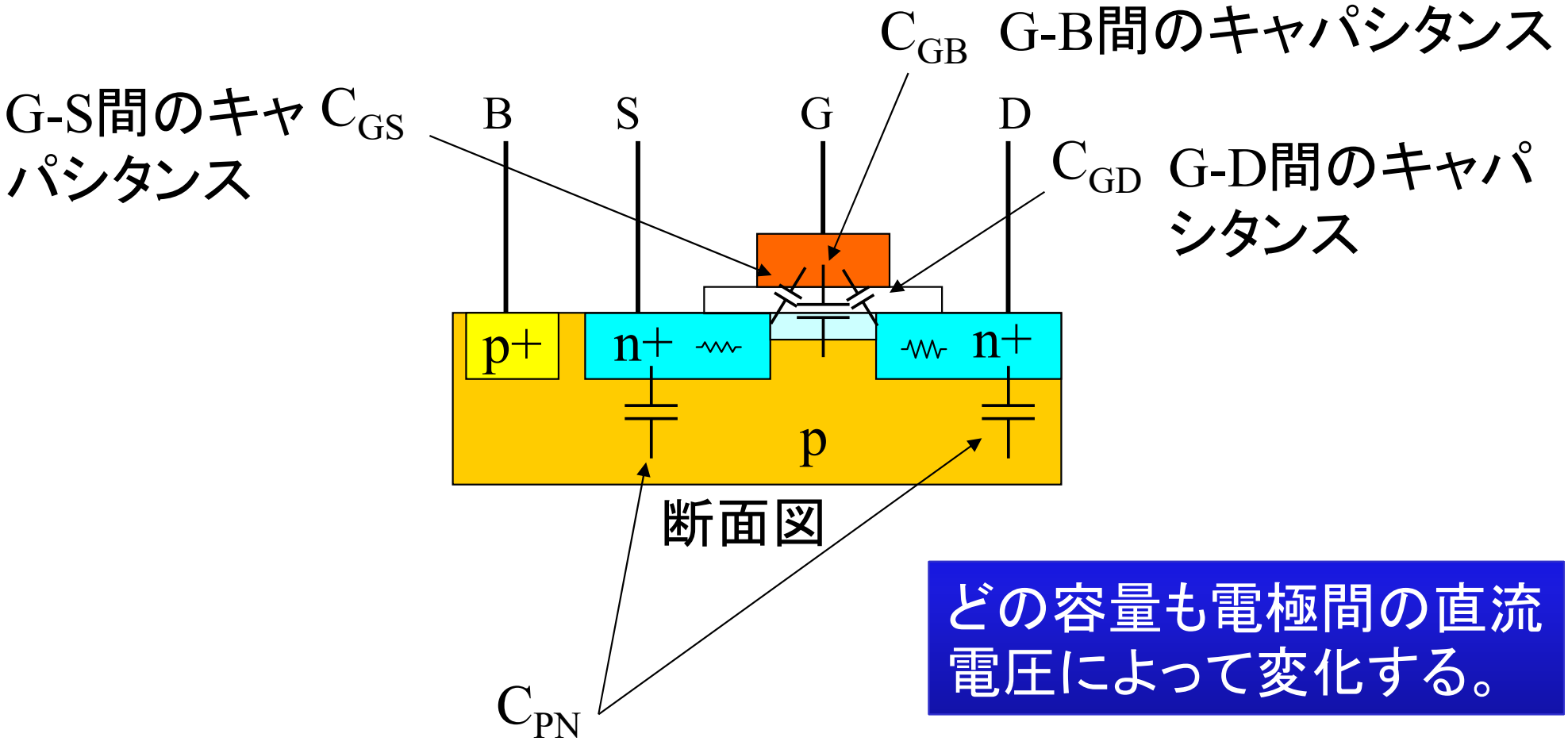
MOSFETのシンボルは統一されていないので、一通り知っておくとよいだろう。

	4端子表記	3端子表記 （B省略）	D, Sを区別	D, Sを区別
p-ch				
n-ch				



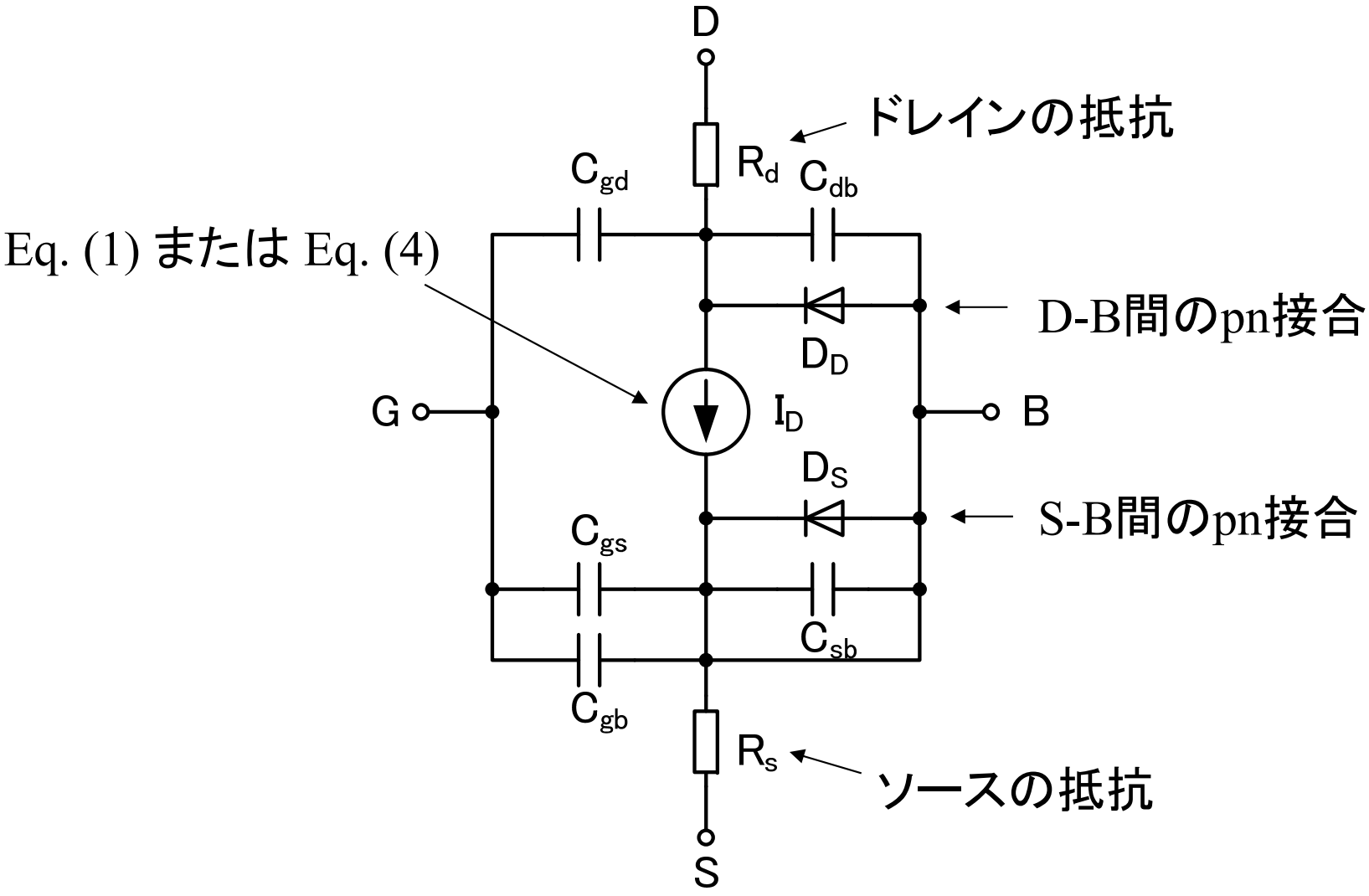
のような、破線表示の場合は、エンハンスメント型（$V_{Tn} \geqq 0V$, $V_{Tp} \leqq 0V$）を示すが、通常はエンハンスメント型なので、特に明示する必要が無ければ破線表示をしなくてよい。

MOSFET内部のキャパシタンス

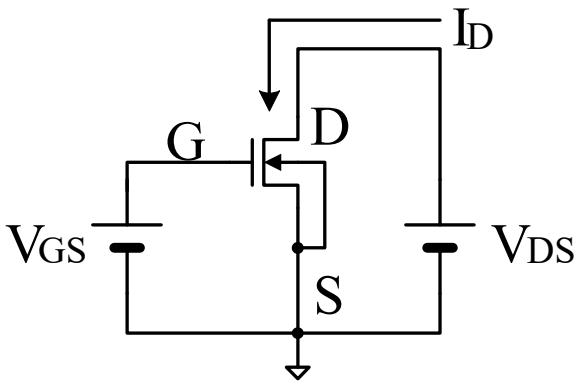


どの容量も電極間の直流電圧によって変化する。

MOSFETのデバイスモデル



9.2節のまとめ（n-ch MOSFET）



$$\beta_n = KP_n \frac{W_n}{L_n}$$

（記憶すること）

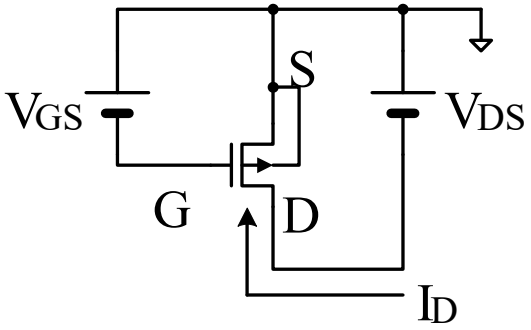
条件式	特性式
線形領域※ $V_{DS} < V_{GS} - V_{Tn}$	$I_D = \beta_n \left\{ (V_{GS} - V_{Tn}) \cdot V_{DS} - \frac{1}{2} V_{DS}^2 \right\}$
飽和領域※ $V_{DS} \geq V_{GS} - V_{Tn}$	$I_D = \frac{\beta_n}{2} (V_{GS} - V_{Tn})^2 \{1 + \lambda_n (V_{DS} - V_{OV})\}$ $\approx \frac{\beta_n}{2} (V_{GS} - V_{Tn})^2$

※　$V_{GS}, V_{DS}, I_D > 0$ で動作させる

KP_n, V_{Tn} は半導体メーカが決定する。L_n, W_nは、回路設計者が決定する。

9.2節のまとめ（p-ch MOSFET）

（記憶すること）



条件式	特性式
線形領域※ $\lvert V_{DS}\rvert < \lvert V_{GS} - V_{Tp}\rvert$	$I_D = -\beta_p \left\{ \left(V_{GS} - V_{Tp}\right) \cdot V_{DS} - \frac{1}{2} V_{DS}^2 \right\}$
飽和領域※ $\lvert V_{DS}\rvert \geq \lvert V_{GS} - V_{Tp}\rvert$	$I_D = -\frac{\beta_p}{2} \left(V_{GS} - V_{Tp}\right)^2 \{1 - \lambda_p (V_{DS} - V_{OV})\}$ $\approx -\frac{\beta_p}{2} \left(V_{GS} - V_{Tp}\right)^2$

$$\beta_p = KP_p \frac{W_p}{L_p}$$

※　V_{GS}, V_{DS}, $I_D < 0$ で動作させる

KP_p, V_{Tp} は半導体メーカが決定する。L_p, W_pは、回路設計者が決定する。

MOSFETの特性を表すパラメータについて整理しておこう

9.3 MOSFETのパラメータ

MOSFETの直流パラメータ

- MOSFETを用いた電子回路の設計には下記の値が必要（以後、本講義では直流パラメータと呼ぶ）
  - β（利得係数）
  - V_T（閾値電圧）
  - λ（チャネル長変調係数）
- 直流パラメータは、電流-電圧特性の実測または電子回路シミュレーションにより求めることができる。

Channel	β	V_T (Enhancement type)	λ
n-ch	$\beta_n > 0$	$V_{Tn} > 0$	$\lambda_n > 0$
p-ch	$\beta_p > 0$	$V_{Tp} < 0$	$\lambda_p > 0$

慣習に従い、本講義では、V_Tのみ符号を含める（上表参照）

βとKPの関係

$$\beta = KP\frac{W}{L} \qquad \text{（Eq. (1)またはEq. (4)より）}$$

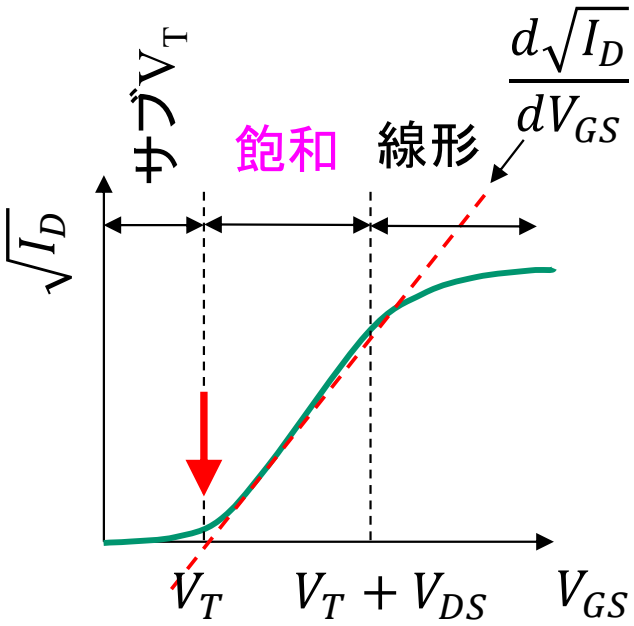
- 集積回路の設計では、W/Lを変更できるので、MOSFETのパラメータとしてKPの値を使用することが多い。
- ディスクリートMOSFETの回路設計では、W/Lが固定なので、MOSFETのパラメータとしてβの値が使用される。
- 本講義では、βを使用するが、上記の関係式を知っていれば、本講義の内容は、集積回路とディスクリート回路の両方の設計に適用することが可能。

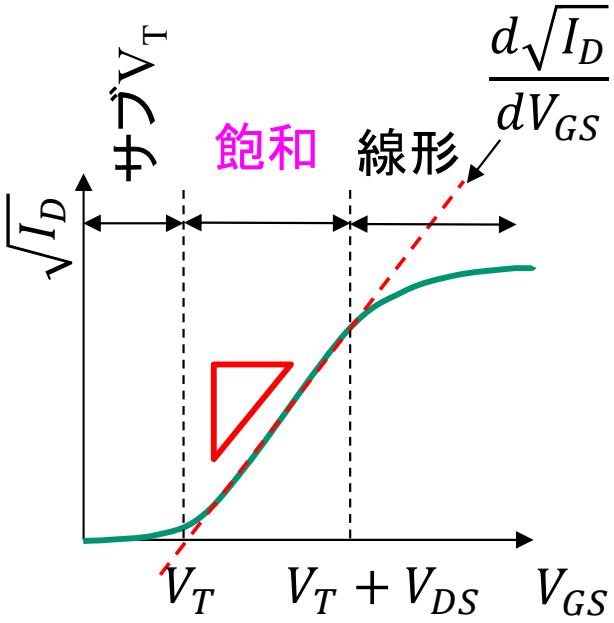
CMOS (Complementary MOS)

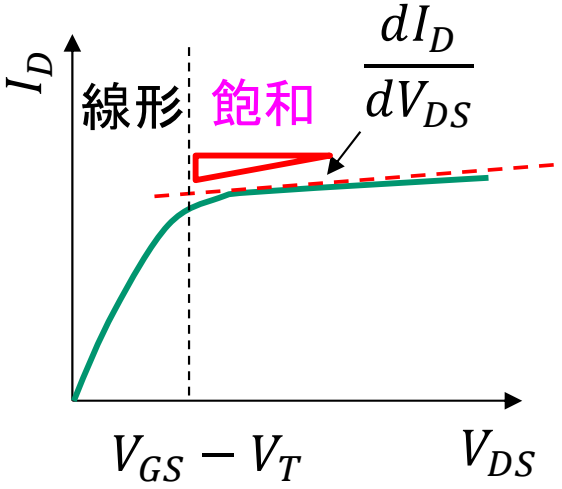
- CMOSには2つの意味がある
  - p-ch, n-chの両方のMOSFETを使用する回路形式
  - p-ch, n-chの両方のMOSFETを集積化できる製造プロセス（製造工程）
- Complementary は、動作電圧と電流の正負が逆で、同じ性能を持つトランジスタのペアを指す
  - MOSFETでは、主要パラメータの値が等しい p-ch MOSFETとn-ch MOSFETがコンプリメンタリである（多少はパラメータが違っても回路設計上は問題ない）
  - 同じ寸法のp-ch と n-ch で、KP_n と KP_p は、2~3倍程度異なるため（電子とホールのドリフト速度の差）、MOSFETの寸法(W_n/L_n, W_p/L_p)を調整して、$\beta_n = \beta_p$ とすることにより、コンプリメンタリな p-ch MOSFET と n-ch MOSFET を作る

（参考）主要パラメータの算出方法

飽和領域のI-V特性を使用する。







$$\sqrt{I_D} = \sqrt{\frac{\beta}{2}}(V_{GS} - V_T)$$

より

$\sqrt{I_D} = 0$ のとき $V_{GS} = V_T$

$$\frac{d\sqrt{I_D}}{dV_{GS}} = \sqrt{\frac{\beta}{2}}$$

より

$$\beta = 2\left(\frac{d\sqrt{I_D}}{dV_{GS}}\right)^2$$

$$\frac{dI_D}{dV_{DS}} = \frac{\beta}{2}(V_{GS} - V_T)^2\lambda \cong I_D\lambda$$

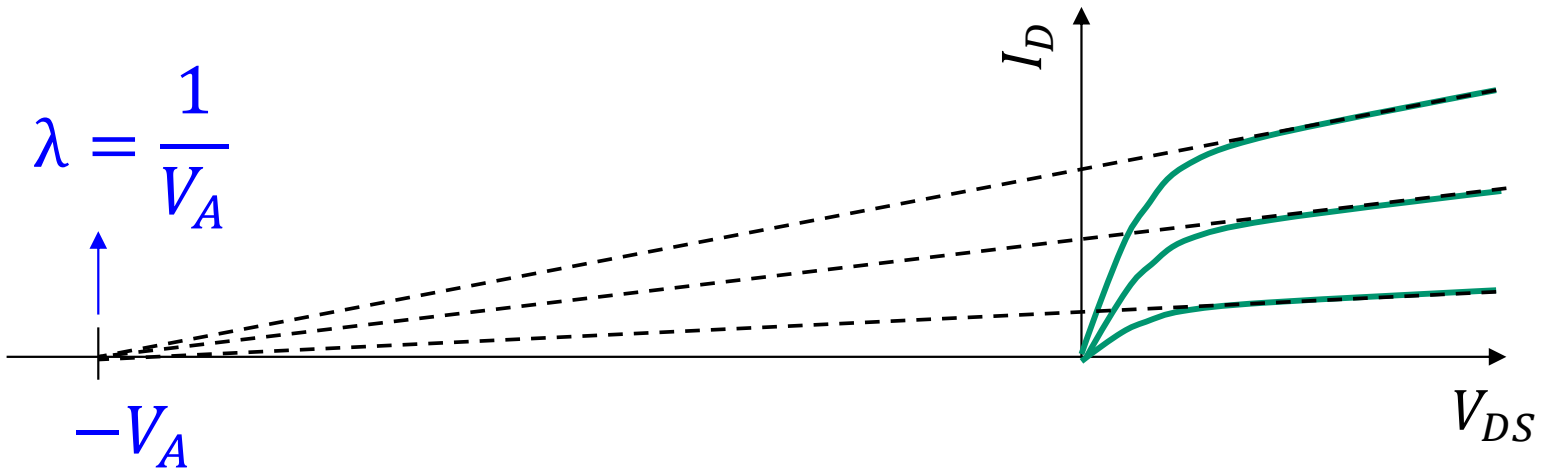
より

$$\lambda = \frac{1}{I_D}\frac{dI_D}{dV_{DS}}$$

チャネル長変調パラメータの別の求め方

$I_D = \frac{\beta}{2}(V_{GS} - V_T)^2\{1 + \lambda(V_{DS} - V_{OV})\} = 0$ となるV_{DS}を求める。

$V_{DS} = -\frac{1}{\lambda} + V_{OV} \approx -\frac{1}{\lambda} = -V_A$ （V_{GS}に依らない定数）



V_Aはアーリー電圧(Early voltage)と呼ばれる。

本講義で使用するMOSFETのパラメータ

- 本講義では、課題9.1でシミュレーションを行ったMOSFET N_1u および P_1u を使用
- 以降の課題で必要になったら下記の主要パラメータ値を参照すること（別ファイルに書き込んで保存しておくと便利）

Channel	Model Name	V_T (mV)	β (uA/V^2)	λ (1/V)
n-ch	N_1u	800	600	0.01
p-ch	P_1u	-900	600	0.0125

9.3節のまとめ

- MOSFETの主要パラメータ
  - β, V_T, λ の主要パラメータによりMOSFETのI-V特性を表すことができる
  - 集積回路設計では、βの代わりにKPが使用されることが多い（W/Lを独立したパラメータとする）
  - 性能が同じで、動作電圧と電流の正負が異なるトランジスタのペアはコンプリメンタリと呼ばれる
  - 主要パラメータは、I_D-V_{GS}特性、I_D-V_{DS}特性の実測データまたは電子回路シミュレーションにより求めることができる